

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of

KIM, Gi-young et. al.

Application No.: 10/731,027

Filing Date: December 10, 2003

Title: Flat Lamp and Method of Driving the Same

Group Art Unit: 2821

Examiner: Unassigned

Confirmation No.: 5169

SUBMISSION OF CERTIFIED COPY OF PRIORITY DOCUMENT

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Sir:

The benefit of the filing date of the following priority foreign application(s) in the following foreign country is hereby requested, and the right of priority provided in 35 U.S.C. § 119 is hereby claimed.

Country: Republic of Korea

Patent Application No(s): 10-2002-0078170

Filed: December 10, 2002

In support of this claim, enclosed is a certified copy(ies) of said foreign application(s). Said prior foreign application(s) is referred to in the oath or declaration. Acknowledgment of receipt of the certified copy(ies) is requested.

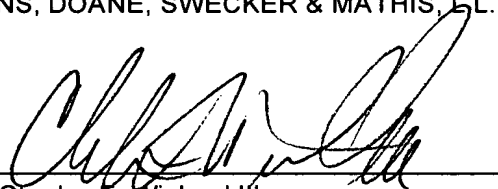
Respectfully submitted,

BURNS, DOANE, SWECKER & MATHIS, L.L.P.

P.O. Box 1404
Alexandria, Virginia 22313-1404
(703) 836-6620

Date: April 9, 2004

By


Charles F. Wieland III
Registration No. 33,096



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 : 10-2002-0078170
Application Number

출원년월일 : 2002년 12월 10일
Date of Application DEC 10, 2002

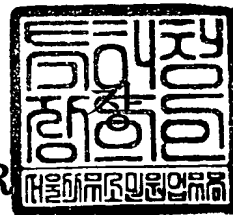
출원인 : 삼성전자주식회사
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.



2003 년 12 월 04 일

특 허 청

COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0015
【제출일자】	2002. 12. 10
【국제특허분류】	H01J
【발명의 명칭】	플랫 램프 및 그 구동방법
【발명의 영문명칭】	Flat lamp and method of driving the same
【출원인】	
【명칭】	삼성전자 주식회사
【출원인코드】	1-1998-104271-3
【대리인】	
【성명】	이영필
【대리인코드】	9-1998-000334-6
【포괄위임등록번호】	1999-009556-9
【대리인】	
【성명】	이해영
【대리인코드】	9-1999-000227-4
【포괄위임등록번호】	2000-002816-9
【발명자】	
【성명의 국문표기】	김기영
【성명의 영문표기】	KIM, Gi Young
【주민등록번호】	710424-1358419
【우편번호】	380-110
【주소】	충청북도 충주시 안림동 4/2 233번지
【국적】	KR
【발명자】	
【성명의 국문표기】	박형빈
【성명의 영문표기】	PARK, Hyoung Bin
【주민등록번호】	690903-1829319

【우편번호】 463-030
【주소】 경기도 성남시 분당구 분당동 셋별마을우방아파트 302동 1703호
【국적】 KR
【발명자】
【성명의 국문표기】 손승현
【성명의 영문표기】 SON, Seung Hyun
【주민등록번호】 740815-1696212
【우편번호】 445-974
【주소】 경기도 화성군 태안읍 병점리 520 한일타운 104동 306호
【국적】 KR
【심사청구】 청구
【취지】 특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의
한 출원심사 를 청구합니다. 대리인
이영필 (인) 대리인
이해영 (인)
【수수료】
【기본출원료】 20 면 29,000 원
【가산출원료】 30 면 30,000 원
【우선권주장료】 0 건 0 원
【심사청구료】 32 항 1,133,000 원
【합계】 1,192,000 원
【첨부서류】 1. 요약서·명세서(도면)_1통

【요약서】**【요약】**

플랫 램프 및 그 구동방법에 관해 개시되어 있다. 여기서 본 발명은 전면패널 및 후면패널이 일정간격으로 밀봉 접합되어 있고 상기 전면 및 후면패널사이에 간격유지 및 방전공간을 확보하기 위한 스페이서가 구비되어 있으며 상기 방전공간에 소정의 방전가스가 존재하고 상기 전면 및 후면 패널들 중 적어도 어느 한 쪽의 내면에 형광층이 도포된 플랫 램프에 있어서, 상기 후면 패널에 적어도 3개의 전극들로 구성된 전극군이 복수개 구비된 것을 특징으로 하는 플랫 램프 및 그 구동방법을 개시한다. 이러한 본 발명을 이용하면, 발광효율이 저하되는 것을 방지하면서 방전개시 전압을 낮출 수 있다.

【대표도】

도 3

【명세서】**【발명의 명칭】**

플랫 램프 및 그 구동방법{Flat lamp and method of driving the same}

【도면의 간단한 설명】

도 1 및 도 2는 종래 기술에 의한 플랫 램프를 보여주는 단면도 및 사시도이다.

도 3은 본 발명의 제1 실시예에 의한 플랫 램프의 단면도이다.

도 4는 도 3에 도시한 플랫 램프에서 전극의 배열을 보여주는 사시도이다.

도 5 내지 도 7은 각각 본 발명의 제2 내지 제4 실시예에 의한 플랫 램프의 단면도들이다.

도 8 및 도 9는 각각 본 발명의 제1 및 제2 실시예에 의한 플랫 램프의 시뮬레이션에 사용된 3전극 시뮬레이션 플랫 램프 및 4전극 시뮬레이션 플랫 램프의 개략적 구성을 보여주는 단면도들이다.

도 10은 종래의 2전극 플랫 램프에 대한 구동 시뮬레이션에서의 타이밍 차트(timing chart)를 나타낸다.

도 11 및 도 12는 각각 본 발명의 제1 및 제2 실시예에 의한 플랫 램프에 대한 구동 시뮬레이션에서의 타이밍 차트들을 나타낸다.

도 13은 본 발명의 제1 및 제2 실시예에 의한 플랫 램프에 대한 시뮬레이션 결과를 보여주는 그래프이다.

도 14 내지 도 17은 본 발명의 제1 실시예에 의한 플랫 램프에서 전극에 전압이 순차적으로 인가되면서 전극을 덮는 유전층 표면의 벽전하 분포의 변화를 보여주는 단면도들이다.

도 18 및 도 19는 각각 본 발명의 제1 및 제2 실시예에 의한 플랫 램프의 구동 방법을 단계별로 보여주는 블록도들이다.

도면의 주요 부분에 대한 부호설명

50, 90, 110:제1 내지 제3 전면 패널

50a, 90a, 110a:제1 내지 제3 전면유리기판

50b, 90c, 110c:제1 내지 제3 전면 형광층

60, 80, 100, 120:제1 내지 제4 후면 패널

60a, 80a, 100a, 120a:제1 내지 제4 후면유리기판

60b, 80b, 100b, 120b:제1 내지 제4 후면 유전층

60c, 80c, 100c, 120c:제1 내지 제4 후면 형광층

62, 102:스페이서 64, 104, DA1, DA2:방전공간

66, 82, 100d, 110d:제1 내지 제4 전극군

66a, 66b, 66c:제1 전극군을 구성하는 전극들

82a, 82b, 82c, 82d:제2 전극군을 구성하는 전극들

90b, 110b:제2 및 제3 전면 유전층

90d:전면전극 90d1:투명전극

90d2:버스전극 100d1, 100d2:제3 전극군을 구성하는 전극들

120d:후면전극 150:후면 유전층

152:후면 형광층 160, 200:전면 유전층

162: 전면 형광층

d3: 전면전극사이의 간격

d4: 제3 전극군사이의 간격

d5: 제4 전극군사이의 간격

d6: 후면전극사이의 간격

e1, e2, e3: 제1 내지 제3 벽전하

E1-E4: 제1 내지 제3 전극

P1: 셀 피치

H: 셀 높이(유전층 포함)

t1: 시뮬레이션 플랫폼 램프에서의 후면 유전층 두께

t2: 시뮬레이션 플랫폼 램프에서의 전면 유전층 두께

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<35> 본 발명은 플랫폼 램프 및 그 구동방법에 관한 것으로서, 자세하게는 평판 디스플레이용 광원 유닛, 예를 들면 액정 디스플레이용 백 라이트 유닛(Back Light Unit)에 사용되는 플랫폼 램프 및 그 구동방법에 관한 것이다.

<36> 평판 디스플레이의 대표적인 것이 수광형 디스플레이의 경우는 액정 디스플레이(LCD)고 자발광형 디스플레이의 경우는 플라즈마 디스플레이 패널(PDP)이다.

<37> PDP는 대화면을 구현할 수 있고, 기억 특성이 있는 등 여러 이점이 있으나, 작은 사이즈로 구현하기 어렵기 때문에 대화면 TV 위주로 보급되고 있다.

<38> LCD는 성능면에서 PDP와 동등하거나 오히려 능가하는 부분이 있다. 때문에, 현재 중소형 디스플레이 장치는 대부분은 LCD로 대체되고 있다.

- <39> LCD에는 액정 패널 전면에 광을 고르게 비추기 위한 광원 유닛으로써 백 라이트 유닛 (BLU)이 구비되어 있다. 상기 백 라이트 유닛에 광원이 포함되어 있는데, 상기 광원의 종류에 따라 백 라이트 유닛의 구성이 달라진다.
- <40> 현재, 상기 백 라이트 유닛에 포함된 광원으로써, 냉 음극 형광램프(Cold Cathode Fluorescent Lamps)가 널리 사용되고 있으나, 휘도, 균일도(uniformity) 및 환경친화성 등의 이유로 냉 음극 형광램프의 사용은 점차 줄어들고 있다. 이에 따라, 냉 음극 형광램프의 대체 광원으로써 면방전형 또는 대향방전형 플랫 램프가 개발되고 있고, 일부 평판 디스플레이 제품에는 이미 상기 플랫 램프가 사용되고 있다.
- <41> 플랫 램프에는 수은 대신 다른 방전가스, 예를 들면 크세논(Xe)이 사용되고 있다. 따라서, 냉 음극 형광램프에 비해 환경친화성이 있다. 또한 플랫 램프는 평판 디스플레이 패널, 예를 들면 액정 패널 뒤쪽에서 상기 액정 패널과 평행하게 장착된다. 그리고 상기 플랫 패널의 사이즈는 대체로 상기 액정 패널과 동일하다. 따라서 평판 디스플레이의 광원으로써 플랫 램프가 사용되는 경우, 상기 플랫 램프에서 디스플레이 패널로 광이 비춰지기 때문에 광손실이 줄어든다. 따라서 냉 음극 형광램프를 광원으로 사용할 때보다 휘도가 높아진다. 또 플랫 램프는 특성상 전면에서 고른 세기의 광이 방출되기 때문에, 상기한 바와 같이 플랫 램프가 평판 디스플레이의 디스플레이 패널과 동일한 사이즈로 구비된 경우, 균일한 세기의 광이 상기 디스플레이 패널(예, 액정 패널)의 전면에 비춰지게 되므로, 상기 평판 디스플레이의 균일도 또한 증가된다.
- <42> 현재까지 다양한 플랫 램프들이 개발되었는데, 도 1 및 도 2는 이들 중의 일부 플랫 램프에 대한 단면을 보여준다.

<43> 먼저, 도 1을 참조하면, 종래 기술에 의한 플랫 램프는 전면 패널(10), 후면 패널(20) 및 전면 패널(10)과 후면 패널(20)사이의 방전공간(24)에 구비되어 양자를 지지하는 스페이서(spacer)(22)로 구성된다. 전면 패널(10)은 제1 유리기판(10a)과 제1 유리기판(10a)의 이면에 형성된 제1 형광층(10b)으로 구성된다. 그리고 후면 패널(20)은 제2 유리기판(20a)과 제2 유리기판(20a) 상에 순차적으로 형성된 유전층(20b) 및 제2 형광층(20c)을 비롯해서 제2 유리기판(20a)과 유전층(20b)사이에 스트라이프(stripe) 형태로 배열된 복수의 전극들(20d, 20e)로 구성된다. 복수의 전극들(20d, 20e)은 2개의 전극이 한 쌍을 이루도록 구성되어 있다. 제2 유리기판(20a)과 유전층(20b)사이에 이러한 전극 쌍이 복수개 존재한다. 상기 복수의 전극 쌍들은 주어진 간격만큼 이격되어 있다. 상기 전극 쌍들사이의 간격(d1)은 각 전극 쌍을 구성하는 두 전극들사이의 간격(d2)보다 넓을 수 있다($d1 > d2$).

<44> 후면 패널(20)에 구비된 전극들(20d, 20e)에 방전개시전압이상의 구동전압이 인가되는 경우, 상기 전극 쌍을 이루는 두 전극들사이에 방전이 일어나게 되는데, 이러한 방전에 의해 방전공간(24)에 고온의 전자들이 발생된다. 상기 고온의 전자들에 의해 방전공간(24)에 존재하는 중성의 방전가스, 예를 들면 크세논(Xe)가스가 들뜨게 된다. 곧 여기된다. 상기 여기된 방전가스가 원래의 상태인 기저상태로 돌아가면서 상기 여기된 방전가스로부터 자외선이 방출된다. 이렇게 방출된 자외선은 제1 및 제2 형광층(10b, 20c)을 구성하는 형광체를 여기시킨다. 상기 자외선에 의해 여기된 형광체가 기저상태로 돌아가면서 상기 형광체로부터 가시광이 방출된다. 이렇게 해서 결국 제1 및 제2 형광체(10b, 20c)로부터 가시광이 방출되고, 방출된 가시광은 제1 유리기판(10a)을 통해서 플랫 램프 외부로 방출된다.

<45> 계속해서 도 1에 도시된 플랫 램프와 구성이 다른, 종래의 다른 플랫 램프를 도 2를 참조하여 설명한다.

- <46> 도 2에 도시된 플랫 램프는 Society for Information Display International Symposium Digest of Technical Papers 31, 931(2000)(by *M. Ilmer et al.*)에 개시된 것으로, 전면유리기판(30)의 이면에 이그나이터(igniter)(30a)가 구비되어 있다. 이그나이터(30a)는 전면유리기판(30)의 이면으로부터 돌출되어 소정 간격으로 이격된 두 도선들로 구성된다. 상기 두 도선들사이의 간격은 하기될 전극들사이의 간격보다 좁다. 이러한 이그나이터(30a)는 방전을 개시하는데 사용된다. 이그나이터(30a)가 구비된 전면유리기판(30)과 마주하는 후면유리기판(40) 상에 전극을 따라 일정간격으로 복수의 팁(tip)(P)이 형성되어 있되, 방향이 교대로 반대되도록 형성된 하나의 주 전극(40a)과 주 전극(40a) 양쪽에 각 하나씩 주 전극(40a)과 평행하게 구비된 두 개의 보조전극(40b, 40c)이 배열되어 있다. 후면유리기판(40) 상에는 이렇게 구성된 복수의 전극들(40a, 40b, 40c)이 일정간격으로 반복해서 배열되어 있다.
- <47> 이그나이터(30a)에 의해 방전이 개시되면서 전면유리기판(30)과 후면유리기판(40)사이에 플라즈마가 형성된다. 따라서 이그나이터(30a)에 의해 방전이 개시된 이후, 전면유리기판(30)과 후면유리기판(40)사이에 하전입자가 존재하게 된다. 이그나이터(30a)에 의해 개시된 방전은 전극들(40a, 40b, 40c)사이의 면방전에 의해 계속 유지된다. 상기 면방전은 상기 하전입자들로 인해 상기 하전입자들이 없을 때보다 낮은 전압에서 일어난다. 전극들(40a, 40b, 40c)사이의 상기 면방전은 복수의 미소 면방전 영역들로 이루어진다.
- <48> 구체적으로, 주 전극(40a)에 형성된 각각의 팁(P)과 이에 이웃한 보조전극(40b 또는 40c)사이에 하나의 미소 면방전 영역(40e)이 형성된다. 따라서 주 전극(40a)과 보조전극들(40b, 40c)사이에 주 전극(40a)에 형성된 팁(P)의 수에 해당하는 미소 면방전 영역들이 형성된다. 주 전극(40a)과 보조전극들(40b, 40c)사이의 면방전은 이러한 미소 면방전 영역들을 합한 것이다.

- <49> 따라서 도 2에 도시된 플랫 램프를 이용하는 경우, 기존의 문제점인 방전이 이웃한 전극들의 특정 영역에 집중되는 것을 막을 수 있을 뿐만 아니라, 면방전 영역이 많은 미소 방전영역들(40e)로 이루어지기 때문에, 안정된 방전을 얻을 수도 있다.
- <50> 그러나, 미소 방전영역들(40e)은 도면에서 볼 수 있듯이 팁(P)을 정점으로 마주하는 보조전극을 향해 가면서 180°보다 훨씬 작은 소정의 각으로 벌어진 형태이다. 따라서 팁(P)과 팁(P)사이에 매우 좁은 영역이기는 하나 미소 방전이 일어나지 않는 영역이 존재할 수 있다. 또한 주 전극(40a)과 보조전극들(40b, 40c)사이의 간격도 넓다. 이에 따라 도 2에 도시된 플랫 램프를 사용하는 경우, 방전이 특정영역에 집중되는 것을 막을 수 있고, 안정된 방전도 얻을 수 있으나, 휘도와 균일도(Uniformity)가 떨어지는 것은 불가피하다.
- <51> 한편, 플랫 램프와 같이 가스방전을 이용하여 가시광을 얻는 경우, 발광효율은 다음 수학적식으로 계산된다.
- <52> [수학적식]
- <53>
$$\eta = \frac{\pi SB}{W} = \frac{\pi SB}{VT}$$
- <54> 상기 수학적식에서 η 는 발광효율, π 는 원주율, S는 표시면적, B는 휘도, W는 소비전력, V 및 I는 각각 전압과 전류를 나타낸다.
- <55> 이론적으로 방전가스의 압력을 높이고, 전극사이의 간격을 넓게 함으로써 방전효율을 높일 수 있다. 그러나 이 경우에는 방전전압이 증가하게 되어 고내압 구동 IC가 필요하게 되는 등 제품의 가격이 높아지게 된다. 이를 피하기 위해, 상기와 반대로 방전가스의 압력을 낮추고 전극사이의 간격을 좁히는 경우, 휘도 및 효율이 감소하게 되어 제품의 가격이 높아지는 것보다 더 큰 문제가 될 수 있다.

- <56> 이에 따라, 대부분의 플랫 램프에서 방전가스의 압력은 높게 그리고 전극사이의 간격은 넓게 유지하여 방전전압이 높아지게 된다. 도 1에 도시된 종래 기술에 의한 플랫 램프도 이 경우에 해당된다.
- <57> 도 2에 도시된 종래 기술에 의한 플랫 램프의 경우, 전면유리기판이면에 이그나이터가 구비되어 있어 도 1에 도시된 플랫 램프보다 방전전압을 낮출 수 있으나, 상기한 바와 같이 휘도는 저하된다.
- <58> 상기 수학적식에서 휘도(B)와 발광효율(η)은 비례하기 때문에, 도 2에 도시된 플랫 램프의 경우, 방전전압은 낮출 수 있지만, 발광효율은 떨어지게 된다.

【발명이 이루고자 하는 기술적 과제】

- <59> 본 발명이 이루고자하는 기술적 과제는 상술한 종래 기술의 문제점을 개선하기 위한 것으로서 발광효율이 저하되는 것은 방지하면서 저전압 방전은 가능하게 하는 평판 디스플레이용 플랫 램프를 제공함에 있다.
- <60> 본 발명이 이루고자 하는 다른 기술적 과제는 상기 플랫 램프의 구동 방법을 제공함에 있다.

【발명의 구성 및 작용】

- <61> 상기 기술적 과제를 달성하기 위하여, 본 발명은 전면패널 및 후면패널이 일정간격으로 밀봉 접합되어 있고, 상기 전면 및 후면패널사이에 간격유지 및 방전공간을 확보하기 위한 스페이서가 구비되어 있으며, 상기 방전공간에 소정의 방전가스가 존재하고, 상기 전면 및 후면 패널들 중 적어도 어느 한 쪽의 내면에 형광층이 도포된 플랫 램프에 있어서, 상기 후면 패널

에 적어도 3개의 전극들로 구성된 전극군이 복수개 구비된 것을 특징으로 하는 플랫 램프를 제공한다.

<62> 상기 전극군이 3개의 전극들로 구성된 경우, 2개의 전극은 방전을 유지하는데 쓰이고, 나머지 하나의 전극은 방전 전압을 낮추기 위한 이그나이터(Igniter) 역할을 한다.

<63> 상기 후면 패널은 상기 전극군이 구비되는 후면 유리기판, 상기 전극군을 덮도록 상기 후면 유리기판 상에 형성된 유전층 및 상기 유전층 상에 도포된 형광층으로 구성된다.

<64> 상기 전면 패널은 전면 유리기판, 상기 전면 유리기판의 이면에 형성된 유전층 및 상기 유전층이면에 도포된 형광층으로 구성된다.

<65> 상기 형광층은 상기 전면 패널 및/또는 후면 패널의 내면에 도포된 것이다.

<66> 상기 전면 패널에는 복수의 전극들이 구비되어 있되, 적어도 한 개의 전극이 상기 전극군 한 개와 대응되도록 구비되어 있다.

<67> 상기 전극군을 구성하는 전극들은 전체적으로 스트라이프 형태로 배열되어 있되, 각 전극은 직선형, 사인형, 톱니파형 또는 사각파형이다.

<68> 상기 전극군을 구성하는 전극들 중 선택된 어느 하나의 전극과 이에 이웃한 전극사이의 간격은 선택되지 않은 나머지 전극들사이의 간격과 다르다.

<69> 본 발명은 또한 상기 기술적 과제를 달성하기 위하여, 전면패널 및 후면패널이 일정간격으로 밀봉 접합되어 있고, 상기 전면 및 후면패널사이에 간격유지 및 방전공간을 확보하기 위한 스페이서가 구비되어 있으며, 상기 방전공간에 소정의 방전가스가 존재하고, 상기 전면 및 후면 패널들 중 적어도 어느 한 쪽의 상기 방전공간에 노출된 표면에 형광층이 도포된 플랫 램프에 있어서, 상기 후면 및 전면 패널에 각각 복수의 전극들이 배열되어 있되, 상기 전극들은

상기 후면 패널에 배열된 전극과 상기 전면 패널에 배열된 전극을 포함하여 적어도 3개의 전극들이 하나의 전극조를 형성하도록 배열된 것을 특징으로 하는 플랫 램프를 제공한다.

<70> 여기서, 상기 하나의 전극조는 상기 후면 패널에 배열된 전극들 중 선택된 적어도 두 개의 전극들과 이에 대응되는 적어도 하나 이상의 상기 전면 패널에 배열된 전극으로 구성된다. 또는 상기 하나의 전극조는 상기 전면 패널에 배열된 전극들 중 선택된 적어도 두 개의 전극들과 이에 대응되는 적어도 하나 이상의 상기 후면 패널에 배열된 전극으로 구성된다. 이때의 상기 후면 및 전면 패널 구성과 전극들의 형태는 상기한 바와 같다. 다만, 상기 전면 패널은 전면 유리기판 및 상기 전면 유리기판의 이면에 형성된 유전층으로 구성된 것이되, 상기 전면 유리기판과 상기 유전층사이에 상기 전면 패널에 배열된 복수의 전극들이 구비된 것일 수 있다.

<71> 상기 다른 기술적 과제를 달성하기 위하여, 본 발명은 전면패널 및 후면패널이 일정간격으로 밀봉 접합되어 있고, 상기 전면 및 후면패널사이에 간격유지 및 방전공간을 확보하기 위한 스페이서가 구비되어 있으며, 상기 방전공간에 소정의 방전가스가 존재하고, 상기 전면 및 후면 패널들 중 적어도 어느 한 쪽의 내면에 형광층이 도포되어 있으며, 상기 후면 패널에 제1 내지 제3 전극들로 구성된 전극군이 복수개 구비되어 있는 플랫 램프의 구동방법에 있어서,

<72> 상기 세 전극들 중 제1 선택된 전극에 이전에 형성된 벽전하 및 공간전하 분포를 고려하여 제1 전압을 인가하는 제1 단계, 상기 세 전극들 중 상기 제1 선택된 전극과 이웃한 제2 선택된 전극에 상기 제1 전압인가에 따라 형성되는 벽전하 및 공간전하 분포를 고려하여 제2 전압을 인가하는 제2 단계, 상기 제2 전압의 인가에 따라 형성되는 벽전하 및 공간전하 분포를 고려하여 상기 제1 선택된 전극에 제3 전압을 인가하는 제3 단계 및 상기 세 전극들 중 선택되지 않은 전극에 제4 전압을 인가하는 제4 단계를 포함하는 것을 특징으로 하는 플랫 램프 구동 방법을 제공한다.

- <73> 이 과정에서, 상기 제1 전압은 상기 이전에 형성된 벽전하와 극성이 동일한 전압인 것이 바람직하다. 그리고 상기 제2 전압은 상기 제1 전압과 극성이 반대인 전압인 것이 바람직하고, 상기 제3 전압은 상기 제2 전압과 극성이 동일한 전압인 것이 바람직하며, 상기 제4 전압은 상기 제3 전압과 극성이 반대인 전압인 것이 바람직하다.
- <74> 상기 제1 및 제2 선택된 전극은 각각 상기 제2 및 제3 전극이다.
- <75> 본 발명은 또한 상기 다른 기술적 과제를 달성하기 위하여, 전면패널 및 후면패널이 일정간격으로 밀봉 접합되어 있고, 상기 전면 및 후면패널사이에 간격유지 및 방전공간을 확보하기 위한 스페이서가 구비되어 있으며, 상기 방전공간에 소정의 방전가스가 존재하고, 상기 전면 및 후면 패널들 중 적어도 어느 한 쪽의 내면에 형광층이 도포되어 있으며, 상기 후면 패널에 제1 내지 제4 전극들로 구성된 전극군이 복수개 구비되어 있는 플랫 램프의 구동방법에 있어서, 상기 네 전극들 중 인접한 제1 및 제2 선택된 전극들사이에 방전을 일으키는 제1 단계와, 상기 방전에 의해 형성된 벽전하 및 공간전하 분포를 고려하여 상기 제2 선택된 전극에 제1 전압을 인가하는 제2 단계와, 상기 제1 전압인가에 따라 형성되는 벽전하 및 공간전하 분포를 고려하여 상기 제2 선택된 전극에 인접한 제3 선택된 전극에 제2 전압을 인가하는 제3 단계와, 상기 제1 내지 제3 선택된 전극을 제외한 나머지 한 전극에 상기 제2 전압인가에 따른 벽전하 및 공간전하 분포를 고려하여 제3 전압을 인가하는 제4 단계와, 상기 제3 전압인가에 따른 벽전하 및 공간전하 분포를 고려하여 상기 제3 선택된 전극에 제4 전압을 인가하는 제5 단계와, 상기 제4 전압인가에 따른 벽전하 및 공간전하 분포를 고려하여 상기 제2 선택된 전극에 제5 전압을 인가하는 제6 단계를 포함하는 것을 특징으로 하는 플랫 램프 구동방법을 제공한다.

- <76> 이 과정에서, 상기 제1 전압은 상기 방전에 의해 형성된 벽전하와 극성이 동일한 전압인 것이 바람직하다. 그리고 상기 제2 전압은 상기 제1 전압과 극성이 반대인 전압이고, 상기 제3 전압은 상기 제2 전압과 극성이 반대인 전압이며, 상기 제4 전압은 상기 제3 전압과 극성이 동일한 전압인 것이 바람직하다. 또 상기 제5 전압은 상기 제4 전압과 극성이 반대인 전압인 것이 바람직하다.
- <77> 이러한 본 발명을 이용하면, 발광효율이 저하되는 것을 방지하면서 방전개시 전압을 낮출 수 있다.
- <78> 이하, 본 발명의 실시예에 의한 플랫폼 램프 및 그 구동 방법을 첨부된 도면들을 참조하여 상세하게 설명한다. 이 과정에서 도면에 도시된 층이나 영역들의 두께는 명세서의 명확성을 위해 과장되게 도시된 것이다.
- <79> 먼저, 플랫폼 램프에 대해 설명한다.
- <80> <제1 실시예>
- <81> 본 발명의 제1 실시예에 의한 플랫폼 램프는 도 3에 도시한 바와 같이 서로 마주하도록 밀봉 접합된 제1 전면 및 후면패널들(50, 60)을 비롯해서 제1 전면패널(50)과 제1 후면패널(60) 사이의 방전공간(64)에 구비된 스페이서(62)를 포함한다. 스페이서(62)는 전면패널(50)과 후면패널(60)을 일정한 간격으로 유지하는 역할을 한다. 제1 전면패널(50)은 제1 전면유리기판(50a)과 제1 전면유리기판(50a)의 이면에 도포된 제1 전면 형광층(50b)으로 구성된다. 제1 전면유리기판(50a)과 제1 전면 형광층(50b)사이에 제1 전면 유전층(미도시)이 더 구비될 수 있다. 제1 후면패널(60)은 제1 후면유리기판(60a)과 제1 후면유리기판(60a) 상에 스트라이프 형태로 배열된 제1 전극군(electrode group)(66), 제1 전극군(66)을 덮도록 제1 후면유리기판

(60a) 상에 적층된 제1 후면 유전층(60b) 및 제1 후면 유전층(60b) 상에 도포된 제1 후면 형광층(60c)으로 구성된다.

<82> 제1 전극군(66)은 서로 소정 간격만큼 이격된 3개의 전극들(66a, 66b, 66c)로 구성된다. 제1 후면 유리기판(60a) 상에는 이러한 제1 전극군(66)이 복수개 배열되어 있다. 복수의 제1 전극군(66)은 서로 소정 간격으로 이격되어 있다. 이때, 복수의 제1 전극군(66)사이의 간격은 각각의 제1 전극군(66)을 구성하는 3개의 전극들(66a, 66b, 66c)사이의 간격보다 넓다. 제1 전극군(66)에 대한 이러한 사실들은 도 3에서 제1 후면 유리기판(60a)과 복수의 제1 전극군(66)만을 분리하여 도시한 도 4를 참조함으로써 보다 명확하게 알 수 있다.

<83> <제2 실시예>

<84> 제1 실시예에 의한 플랫폼 램프에 구비된 부재와 동일한 부재에 대해서는 제1 실시예에서 사용된 참조번호를 그대로 사용하고, 그에 대한 설명은 생략한다.

<85> 도 5를 참조하면, 본 발명의 제2 실시예에 의한 플랫폼 램프는 제1 전면패널(50)과 제2 후면패널(80) 및 상기 두 패널들(50, 80)사이의 방전공간(64)에 구비되어 두 패널들(50, 80)을 일정한 간격으로 유지하는 스페이서(62)를 포함한다. 제2 후면패널(80)은 제2 후면 유리기판(80a)을 포함하고, 제2 후면 유리기판(80a) 상에 순차적으로 적층된 제2 후면 유전층(80b) 및 제2 후면 형광층(80c)을 포함한다. 그리고 제2 후면 유리기판(80a)과 제2 후면 유전층(80b) 사이에 구비된 제2 전극군(82)을 포함한다. 제2 전극군(82)은 소정의 간격으로 이격된 4개의 전극들(82a, 82b, 82c, 82d)로 구성된다. 4개의 전극들(82a, 82b, 82c, 82d)은 스트라이프 형태로 평행하게 배열된다. 제2 후면 유리기판(80a)과 제2 후면 유전층(80b)사이에는 이러한 제2

전극군(82)이 복수개 배열되어 있다. 복수의 제2 전극군(82)사이의 간격은 각각의 제2 전극군(82)을 구성하는 4개의 전극들(82a, 82b, 82c, 82d)사이의 간격보다 넓은 것이 바람직하다.

<86> 이러한 제1 및 제2 전극군(66, 82)에 앞 단계에서 형성된 벽전하를 고려하여 전압을 순차적으로 인가함으로써 발광효율이 저하됨이 없이 낮은 전압으로 방전을 일으킬 수 있다. 이에 대해서는 후술되는 구동방법에서 상세하게 설명한다.

<87> <제3 실시예>

<88> 도 6을 참조하면, 본 발명의 제3 실시예에 의한 플랫폼 램프는 제2 전면 패널(90), 제3 후면 패널(100) 및 제2 전면 패널(90)과 제3 후면 패널(100)사이의 방전공간(104)에 구비된 스페이서(102)를 포함한다. 스페이서(102)는 제2 전면 패널(90)과 제3 후면 패널(100)을 지지함과 동시에 두 패널들(90, 100)사이의 간격을 일정하게 유지한다. 제2 전면 패널(90)은 제2 전면 유리기판(90a), 제2 전면 유리기판(90a)의 이면에 구비된 전면전극들(front electrode)(90d), 전면전극들(90d)을 덮도록 제2 전면 유리기판(90a)의 이면에 적층된 제2 전면 유전층(90b) 및 제2 전면 유전층(90b)의 이면에 도포된 제2 전면 형광층(90c)으로 구성된다. 제2 전면 유전층(90b)은 벽전하로 방전전류를 제한하는 역할과 부차적으로 방전중에 발생하는 하전입자들에 의해 전면전극들(90d)이 손상되는 것을 방지하기 위한 것으로 가시광에 대한 흡수율이 낮은 투명한 것이 바람직하다. 전면전극들(90d)은 스트라이프 형태로 배열되어 있으며, 각각은 아래에서 설명될 제3 후면 패널(100)에 구비된 제3 전극군들(100d)과 일대일로 대응된다. 따라서 전면전극들(90d)과 제3 전극군들(100d)은 동수로 구비된 것이 바람직하다. 전면전극들(90d) 중 하나와 이에 대응되는 제3 전극군들(100d) 중 하나는 제2 전면 패널(90)과 제3 후면 패널(100)의 방전공간(104)에 방전을 일으키기 위한 전극조를 구성한다. 하기 되지만, 제3 전극군들(100d)은 각각 2개의 전극들(100d1, 100d2)로 구성된다. 따라서 상기 전극조는 제2 전면 패널(90)에

속하는 한 개의 전면전극(90d)과 제3 후면 패널(100)에 속하는 두 개의 전극 등 상하로 배치된 3개의 전극들로 구성된다. 이와 같이, 제2 전면 패널(90)에 속하는 전면전극들(90d)과 제3 후면 패널(100)에 속하는 제3 전극군들(100d)은 전극조를 구성하고, 각 전극조들은 이웃한 전극조에 영향을 받지 않고 독립적으로 구동되는 것이 바람직하기 때문에, 전면전극들(90d)은 각각 충분한 간격(d3)으로 이격된 것이 바람직하고, 제3 전극군들(100d)도 또한 각각 소정의 간격(d4)으로 이격된 것이 바람직하다. 이때, 한 개의 전극조에서 한 개의 전면전극(90d)은 한 개의 전극군(100d)과 대향하지만, 한 개의 전극군(100d)은 두 개의 전극들(100d1, 100d2)을 포함하기 때문에, 실제 한 개의 전면전극(90d)은 두 개의 전극들(100d1, 100d2)과 대향된다. 이에 따라, 전면전극들(90d)사이의 간격(d3)은 제3 전극군들(100d)사이의 간격(d4)보다 넓은 것이 바람직하다.

<89> 이러한 전면전극들(90d) 각각은 원안에 확대 도시한 바와 같이 제2 전면 유리기판(90a)의 이면에 부착된 투명전극(90d1), 예를 들면 ITO(Indium Tin Oxide) 전극과 투명전극(90d1)의 이면에 부착된 버스 전극(bus electrode)(90d2)으로 구성된 것이 바람직하다. 그리고 제2 전면 유전층(90b)은 도시된 바와 같이 단일층인 것이 바람직하나 복층으로 된 유전층일 수도 있다.

<90> 제3 후면 패널(100)은 제3 후면 유리기판(100a), 제3 후면 유리기판(100a) 상에 스트라이프 형태로 배열된 복수의 제3 전극군들(100d), 제3 전극군들(100d)을 덮도록 제3 후면 유리기판(100a) 상에 적층된 제3 후면 유전층(100b) 및 제3 후면 유전층(100b) 상으로 도포된 제3 후면 형광층(100c)을 포함한다. 제3 후면 유전층(100b)은 제2 전면 유전층(90b)과 마찬가지로 방전층에 제3 전극군들(100d)을 보호하기 위한 것이다. 3 전극군들(100d)은 각각 두 개의 전극들(100d1, 100d2)로 구성된다. 그러나 제3 전극군들(100d)은 각각 두 개 이상의 전극들, 예를

들면 3개의 전극들로 구성될 수 있다. 이 경우, 상기 전극조는 한 개의 전면전극(90d)과 이에 대응되는 제3 후면 패널(100)에 속하는 3개의 전극 등 총 4개의 전극들로 구성되게 된다.

<91> <제4 실시예>

<92> 도 7을 참조하면, 본 발명의 제4 실시예에 의한 플랫폼 램프는 제3 전면 패널(110), 이에 정확히 대향하도록 구비되어 밀봉 접합된 제4 후면 패널(120) 및 제3 전면 패널(110)과 제4 후면 패널(120)사이의 방전공간(104)에 구비된 스페이서(102)를 포함한다. 스페이서(102)는 제 1 내지 제3 실시예에 의한 플랫폼 램프들 중 어느 하나에 구비된 것과 동일하다. 제3 전면 패널(110)은 제3 전면 유리기판(110a), 제3 전면 유리기판(110a)의 이면에 적층된 제3 전면 유전층(110b), 제3 전면 유전층(110b)의 이면에 도포된 제3 전면 형광층(110c) 및 제3 전면 유리기판(110a)과 제3 전면 유전층(110b)사이에서 구비된 제4 전극군(110d)을 포함한다. 제3 전면 유전층(110b)은 제3 실시예에서 설명한 제2 전면 유전층(도 6의 90b)과 동일한 특성 및 구성을 갖는 것이 바람직하다. 제4 전극군(110d)은 평행하게 스트라이프 형태로 배열된 두 개의 전극들(110d1, 110d2)로 구성된다. 제3 전면 유리기판(110a)과 제3 전면 유전층(110b)사이에는 이러한 제4 전극군(110d)이 복수개 배열되어 있다. 제4 전극군(110d)을 구성하는 두 개의 전극들(110d1, 110d2)은 각각 제3 실시예에서 설명된 전면전극(도 6의 90d)과 동일한 특성 및 구성을 갖는 것이 바람직하므로, 그에 대한 설명은 생략한다. 다만, 제4 전극군(110d)은 두 개의 전극들로 구성된 것인 반면, 후술되는 제4 후면 패널(120)에 구비되어 제4 전극군(110d)과 대응되는 후면전극(120d)은 하나의 전극으로 구성된 것이므로 제4 전극군(110d)사이의 간격(d5)은 후면전극(120d)사이의 간격(d6)보다 좁은 것이 바람직하다.

<93> 계속해서, 제4 후면 패널(120)은 제4 후면 유리기판(120a), 제4 후면 유리기판(120a) 상에 적층된 제4 후면 유전층(120b), 제4 후면 유전층(120b) 상으로 도포된 제4 후면 형광층

(120c) 및 제4 후면 유리기관(120a)과 제4 후면 유전층(120b)사이에 구비된 후면전극(120d)을 포함한다. 후면전극(120d)은 스트라이프 형태로 배열되어 있다. 제3 전면 패널(110)에 구비된 복수의 제4 전극군(110d)과 제4 후면 패널(120)에 구비된 복수의 후면전극(120d)은 복수의 전극조를 구성한다. 곧, 한 개의 후면전극(120d)과 이에 대향하는 한 개의 제4 전극군(110d)은 한 개의 전극조를 구성한다. 이러한 전극조에 벽전하 분포를 고려하여 순차적으로 전압을 인가함으로써 발광효율이 저하됨이 없이 낮은 전압으로 방전을 개시할 수 있다.

<94> 다음에는 본 발명의 제1 및 제2 실시예에 의한 플랫 램프에 대한 시뮬레이션 과정 및 결과에 대해 설명한다.

<95> 본 발명자는 상기 시뮬레이션에서, 본 발명의 제1 실시예에 의한 플랫 램프에 대응되도록 후면 패널에 세 개의 전극들로 구성된 전극군을 구비하는 플랫 램프(이하, 제1 시뮬레이션 플랫 램프라 한다)와 본 발명의 제2 실시예에 의한 플랫 램프에 대응되도록 후면 패널에 네 개의 전극들로 구성된 전극군을 구비하는 플랫 램프(이하, 제2 시뮬레이션 플랫 램프라 한다)를 구성하였다. 또한, 상기 제1 및 제2 시뮬레이션 플랫 램프들에 대한 시뮬레이션 결과를 비교하기 위해 도 1에 도시된 종래 기술에 의한 플랫 램프에 대응되도록 후면 패널에 두 개의 전극들로 구성된 전극군을 구비하는 플랫 램프(이하, 제3 시뮬레이션 플랫 램프라 한다)도 구성하였다.

<96> 도 8 및 도 9는 각각 상기 제1 및 제2 시뮬레이션 플랫 램프들의 주요부를 보여주는 단면도들이다.

<97> 도 8 및 도 9에서 참조번호 150은 후면 패널에 구비된 후면 유전층을 나타내고, 152는 후면 유전층(150) 상에 도포된 형광층을 나타낸다. 도 8에서 참조부호 E1, E2 및 E3은 각각 제1 시뮬레이션 플랫 램프의 후면 패널에 구비되어 하나의 전

극군(이하, 제1 시뮬레이션 전극군이라 한다)을 구성하는 제1 내지 제3 전극들을 나타내고, 도 9에서 참조부호 E1 내지 E4는 각각 상기 제2 시뮬레이션 플랫 램프의 후면 패널에 구비되어 하나의 전극군(이하, 제2 시뮬레이션 전극군이라 한다)을 구성하는 제1 내지 제4 전극들을 나타낸다. 도면에 도시하지는 않았지만, 상기 제1 및 제2 시뮬레이션 전극군들은 수평으로 반복 구성된다. 참조부호 P1은 상기 제1 및 제2 시뮬레이션 전극군들이 반복되는 주기를 나타낸다. 상기 제1 시뮬레이션 플랫 램프에서 단위 방전 셀은 하나의 제1 시뮬레이션 전극군이 존재하는 영역으로 정의된다. 따라서 상기 제1 시뮬레이션 전극군의 반복주기(P1)는 단위 방전 셀의 반복 주기, 곧 셀 피치(pitch)와 동등한 것이다. 이에 따라, 참조부호 P1은 이하 셀 피치라 한다. 그리고 또 참조번호 160은 상기 후면 패널 위쪽으로 주어진 간격만큼 이격된 전면 유전층을 나타낸다. 참조번호 162는 전면 유전층(160) 이면에 도포된 전면 형광층을 나타낸다. 그리고 참조부호 DA1 및 DA2는 각각 제1 및 제2 시뮬레이션의 전면 패널과 후면 패널사이의 방전 공간을 나타낸다. 또한, 참조부호 H, t1 및 t2는 각각 하나의 전극군이 속하는 영역, 곧 셀의 높이, 후면 유전층(150)의 두께 및 전면 유전층(160)의 두께를 나타낸다.

<98> 본 발명자는 도 8 및 도 9에 각각 도시한 제1 및 제2 시뮬레이션 플랫 램프에 대한 시뮬레이션 조건들은 다음 표 1과 같이 설정하였다.

<99>

【표 1】

항목	설정값	비고
방전가스 및 압력	크세논(Xe)/10토르(torr)	
셀 높이(H)	1mm	전·후면유전층 두께 포함
셀 피치(P1)	10mm	
셀 높이 방향으로의 그리드(grid) 수	100개	
셀 피치 방향으로의 그리드 수	100개	
방전가스 온도	300°K	
방전가스(Xe)에 대한 유전층의 2차 전자방출계수	0.00333	
가속 파라미터	3	
경계조건	대칭	
초기 이온 밀도	$10^4/\text{cm}^3$	
후면 유전층 두께(t1)	$100\mu\text{m}$	
전면 유전층 두께(t2)	$10\mu\text{m}$	
후면 유전층의 유전상수	15	
전면 유전층의 유전상수	5	

<100> 표 1에 제시된 시뮬레이션 조건하에서, 상기 제1 내지 제3 시뮬레이션 플랫 램프들에 대한 방전 시뮬레이션을 실시하였다. 상기 방전 시뮬레이션에서 각 플랫 램프들에 구비된 시뮬레이션 전극군에 대해 $30\mu\text{s}$ 정도의 주기를 갖는 시퀀스(sequence)를 3회 실시하여 각 시뮬레이션 플랫 램프들에 구비된 전극들에 총 $90\mu\text{s}$ 동안 펄스 전압이 인가되도록 하였다. 그리고 상기 시퀀스 동안에 방전이 안정된 상태가 되면, 그때의 전압을 방전전압으로 하였다. 상기 전극들에 인가되는 전압 펄스의 형태는 사각파인 것으로 하였으나, 사인파와 같이 다른 형태일 수 있다.

<101> 먼저, 제3 시뮬레이션 플랫 램프에 대한 시뮬레이션 과정을 설명한다.

<102> 아래의 표 2는 제3 시뮬레이션 플랫 램프에 대한 방전 시뮬레이션의 시퀀스(이하, 제3 시퀀스라 한다)를 나타내고, 도 10은 상기 제3 시퀀스 동안에 제3 시뮬레이션 플랫 램프에 구비된 시뮬레이션 전극군(두개의 전극들(E1, E2)로 구성됨)에 인가되는 전압펄스의 타이밍 차트를 보여준다.

<103> 【표 2】

펄스 수	펄스인가시간(duration)(μs)	제1 전극 전압	제2 전극 전압
1	10.00	0.00	0.00
2	5.00	500.00	0.00
3	10.00	0.00	0.00
4	5.00	0.00	500.00

<104> 표 2에서, "제1 전극 전압" 및 "제2 전극 전압"은 각각 상기 제3 시퀀스 동안에 시뮬레이션 전극군을 구성하는 두 전극들에 인가되는 전압을 나타낸다.

<105> 표 2에 나타난 바와 같이, 상기 제3 시퀀스가 시작된 후 10μs동안 시뮬레이션 전극군을 구성하는 제1 및 제2 전극들(E1, E2) 어디에도 전압을 인가하지 않았다. 이후, 5μs 동안 상기 시뮬레이션 전극군의 제1 전극(E1)에 500V의 펄스 전압을 인가한 다음, 다시 10μs 동안 제1 및 제2 전극들(E1, E2) 어디에도 전압을 인가하지 않았다. 그리고 상기 제3 시퀀스의 마지막 5μs 동안 제2 전극(E2)에 500V의 펄스 전압을 인가하였다. 이후, 상기 제1 시퀀스를 두 번 더 반복하였다.

<106> 상기 제3 시퀀스가 실시되는 30μs동안 제1 및 제2 전극(E1, E2)에 전압이 인가되는 시점과 펄스 전압의 형태 및 인가되는 시간은 도 10을 통해서 보다 쉽게 확인할 수 있다.

<107> 다음, 상기 제1 시뮬레이션 플랫 램프에 대한 시뮬레이션 과정에 대해 설명한다.

<108> 아래의 표 3은 상기 제1 시뮬레이션 플랫 램프에 대한 방전 시뮬레이션의 시퀀스(이하, 제1 시퀀스라 한다)를 나타낸다. 그리고 도 11은 표 3에 제시된 결과를 시각화 한 것으로, 상기 제1 시뮬레이션 전극군을 구성하는 제1 내지 제3 전극들(E1, E2, E3)에 인가되는 전압의 타이밍 차트를 나타낸다.

<109> 【표 3】

펄스 수	펄스인가시간(duration)(μ s)	제1 전극 전압	제2 전극 전압	제3 전극 전압
1	10.00	0.00	0.00	0.00
2	2.50	0.00	-500.00	0.00
3	2.50	0.00	0.00	500.00
4	10.00	0.00	0.00	0.00
5	2.50	0.00	500.00	0.00
6	2.50	-500.00	0.00	0.00

<110> 표 3 및 도 11에 나타낸 바와 같이, 상기 제1 시퀀스가 시작된 후 처음 10μ s 동안은 모든 시뮬레이션 플랫폼 램프에 대한 시퀀스 조건을 동일하게 하기 위해 제1 내지 제3 전극들(E1, E2, E3) 어디에도 전압을 인가하지 않았다. 이후, 2.5μ s 동안 제2 전극(E2)에만 $-500V$ 의 펄스 전압을 인가하였다. 계속해서 2.5μ s 동안은 제3 전극(E3)에만 $500V$ 의 펄스 전압을 인가하였다. 이후 10μ s 동안은 제1 내지 제3 전극들(E1, E2, E3) 어디에도 전압을 인가하지 않았다. 이후 2.5μ s 동안은 제2 전극(E2)에만 $500V$ 의 펄스 전압을 인가하였다. 그리고 상기 제1 시퀀스의 마지막 2.5μ s 동안은 제1 전극(E1)에만 $-500V$ 의 펄스 전압을 인가하였다. 이후, 상기 제1 시퀀스를 두 번 더 반복하였다.

<111> 다음, 상기 제2 시뮬레이션 플랫폼 램프에 대한 시뮬레이션 과정에 대해 설명한다.

<112> 아래의 표 4는 상기 제2 시뮬레이션 플랫폼 램프에 대한 방전 시뮬레이션의 시퀀스(이하, 제2 시퀀스라 한다)를 나타낸다. 그리고 도 12는 표 4에 제시된 결과를 시각화 한 것으로, 상기 제2 시뮬레이션 전극군을 구성하는 제1 내지 제4 전극들(E1, E2, E3, E4)에 인가되는 전압의 타이밍 차트를 나타낸다.

<113>

【표 4】

펄스 수	펄스인가시간(duration)(μ s)	제1전극전압	제2전극전압	제3전극전압	제4전극전압
1	10.00	0.00	0.00	0.00	0.00
2	1.70	0.00	500.00	0.00	0.00
3	1.70	0.00	0.00	-500.00	0.00
4	1.70	0.00	0.00	0.00	500.00
5	10.00	0.00	0.00	0.00	0.00
6	1.70	0.00	0.00	500.00	0.00
7	1.70	0.00	-500.00	0.00	0.00
8	1.70	500.00	0.00	0.00	0.00

<114> 표 4 및 도 12에 나타낸 바와 같이, 제2 시퀀스의 시작과 함께 처음 10μ s 동안은 제2 시뮬레이션 전극군을 구성하는 제1 내지 제4 전극들(E1 내지 E4) 어디에도 전압을 인가하지 않았다. 이후, 1.70μ s 동안 제2 전극(E2)에만 500V의 펄스 전압을 인가하였고, 다음 1.70μ s 동안 제3 전극(E3)에만 -500V의 펄스 전압을 인가하였다. 그리고 다음 1.70μ s 동안 제4 전극(E4)에만 500V의 펄스 전압을 인가하였다. 이후, 10μ s 동안은 어느 전극에도 전압을 인가하지 않았다. 이후, 제3 전극(E3), 제2 전극(E2) 및 제1 전극(E1) 순으로 1.70μ s씩 각각 500V, -500V 및 500V의 펄스 전압을 인가하였다. 이후, 상기 제2 시퀀스를 두 번 더 반복하였다.

<115> 상기한 방전 시뮬레이션에서 펄스전압을 순차적으로 인가하면서 전극에 따라 펄스전압의 극성을 다르게 한 것은 이전에 인가된 펄스전압에 기인하여 전극을 덮고 있는 후면 유전층(도 8 및 도 9의 150) 표면에 벽전하가 존재하고, 이러한 벽전하에 의해 전극들사이에 이미 존재하는 소정의 전위차(벽전압)를 고려한 것이다. 따라서, 벽전하의 분포가 반대인 경우, 상기 각 전극에 인가되는 펄스 전압의 극성은 반대가 된다. 예컨대, 제1 시뮬레이션 플랫 램프의 경우, 초기의 벽전하 분포가 반대로 된 경우, 제2 전극(E2)에 처음 인가되는 펄스 전압은 -500V가 아니라 500V가 된다. 또한, 벽전하의 분포에 따라 처음 펄스 전압이 인가되는 전극이 제2 전극(E2)이 아니라 제1 전극(E1) 또는 제3 전극(E3)이 될 수 있다.

- <116> 상술한 바와 같이, 제1 내지 제3 시뮬레이션 플랫폼 램프들을 대상으로 방전 시뮬레이션을 실시한 다음, 방전이 안정화되는 시점의 방전전압을 측정한 결과, 도 13에 도시한 바와 같은 결과를 얻었다.
- <117> 도 13에서 가로축은 상기 제1 내지 제3 시뮬레이션 전극군을 구성하는 전극들의 수를 나타내는데, 이것은 바로 각 시뮬레이션 전극군이 속하는 시뮬레이션 플랫폼 램프를 나타내는 것과 같다. 그리고 세로축은 방전이 안정화되는 시점에서의 전압, 곧 최소 방전전압을 나타낸다.
- <118> 도 13을 참조하면, 시뮬레이션 전극군을 구성하는 전극 수가 2개인 경우, 곧 종래 기술에 의한 플랫폼 램프에 대응되는 상기 제3 시뮬레이션 플랫폼 램프의 경우, 방전개시전압 혹은 최소 방전전압은 550V~600V정도였다. 그리고 시뮬레이션 전극군을 구성하는 전극 수가 3개인 경우, 곧 본 발명의 제1 실시예에 의한 플랫폼 램프에 대응되는 상기 제1 시뮬레이션 플랫폼 램프의 경우, 최소 방전전압은 450V 정도였다. 또 전극 수가 4개인 경우, 곧 본 발명의 제2 실시예에 의한 플랫폼 램프에 대응되는 상기 제2 시뮬레이션 플랫폼 램프의 경우, 최소 방전전압은 400V이하였다.
- <119> 결국, 플랫폼 램프에 구비된 전극군이 적어도 3개 이상의 전극들로 구성된 경우, 벽전하를 고려하여 각 전극들에 대한 펄스전압 인가순서 및 펄스전압의 극성을 적절하게 조절함으로써 방전개시전압(최소 방전전압)을 선형적으로 낮출 수 있음을 확인하였다. 이러한 결과는 전극군이 4개 이상의 전극들로 구성된 경우에도 그대로 적용된다.
- <120> 다음에는 벽전하가 존재하는 본 발명의 실시예에 의한 플랫폼 램프의 구동 방법, 곧 이전에 인가된 펄스 전압에 의해 전극을 덮는 유전층 표면에 벽전하가 존재할 때, 상기 벽전하의 영향을 고려하면서 전극들에 펄스 전압을 순차적으로 인가하는 방법에 대해 살펴본다. 이를 위

해 본 발명의 제1 실시예에 의한 플랫 램프와 같이 하나의 전극군이 3개의 전극들로 구성된 플랫 램프를 예로 든다.

<121> 도 14 내지 도 17은 이러한 플랫 램프에서 3개의 전극들에 순차적으로 인가되는 전압에 따른 벽전하 분포의 변화를 순차적으로 보여주는 단면도들이다.

<122> 도 14 내지 도 17에서 참조번호 200은 전극군을 구성하는 제1 내지 제3 전극들(E1, E2, E3)을 덮는 후면 유전층을 나타낸다. 그리고 참조부호 e1, e2 및 e3은 각각 제1 내지 제3 전극(E1, E2, E3)에 대응되는 유전층(200)의 소정 영역 상에 적층된 제1 내지 제3 벽전하를 나타낸다.

<123> 도 14는 하나의 방전 시퀀스가 시행되기에 전 바로 앞 단계에서 인가된 전압에 의해 형성된 벽전하 분포를 보여준다.

<124> 도 14를 참조하면, 유전층(200) 상에 상당량의 제1 및 제2 벽전하들(e1, e2)이 적층되어 있으나, 제3 벽전하(e3)는 적층된 양이 미미하다. 제1 벽전하(e1)는 음(-) 전하들이 적층된 것이고, 제2 벽전하(e2)는 양(+) 전하들이 적층된 것이다. 따라서 제1 및 제2 벽전하들(e1, e2) 사이에 전위차가 존재한다. 이러한 전위차를 벽전압이라 한다. 이러한 제1 내지 제3 벽전하들(e1, e2, e3)로 인해 새로운 방전 시퀀스가 시작되면서 제2 전극(E2)에 펄스 전압이 처음 인가되는 경우, 제2 전극(E2)에 인가되는 상기 펄스 전압은 상기 전위차 만큼 낮출 수 있다.

<125> 한편, 유전층(200) 상에 형성된 제1 내지 제3 벽전하들(e1, e2, e3)의 분포가 도 14에 도시한 바와 다르게 되는 경우, 예컨대 제1 벽전하(e1)가 음(-)의 전하가 적층된 것이고 제2 벽전하(e2)가 양(+)의 전하들이 적층된 경우 또는 유전층(200)의 소정 영역 상에 제2 및 제3 벽전하들(e2, e3)이 상당량 적층되어 있고, 제1 벽전하(e1)는 적층량이 미미한 경우, 제2

전극(E2)에 인가되는 펄스전압의 극성이 달라지거나 제2 전극(E2)이 아닌 다른 전극에 펄스 전압이 처음으로 인가될 수 있다.

<126> 계속해서, 유전층(200) 상에 도 14에 도시한 바와 같이 제1 내지 제3 벽전하(e1, e2, e3)가 분포된 상황에서, 제2 전극(E2)에 제2 벽전하(e2)의 극성을 고려한 소정의 전압, 예컨대 -562.5V의 펄스 전압을 수 μ s 동안 인가한다. 이때, 제2 전극(E2)에 인가하는 전압은 제1 및 제2 전극(E1, E2) 사이에 제1 및 제2 벽전하(e1, e2)에 기인한 소정의 벽전압이 이미 존재하기 때문에, 상기 소정의 벽전압 만큼 낮출 수 있다. 제2 전극(E2)에 상기한 바와 같이 펄스 전압이 인가되면서 유전층(200) 상의 벽전하 분포는 도 15에 도시한 바와 같이 변하게 된다.

<127> 구체적으로, 제2 전극(E2)에 상기한 바와 같이 음(-)의 전압이 인가되면서 방전은 주로 제1 및 제2 전극(E1, E2)사이에서 일어난다. 이 과정에서 양전하는 제2 전극(E2)으로 향하고, 음전하는 제1 및 제3 전극(E1, E3)을 향하게 되어 유전층(200) 상에 서로 동등한 양의 제1 내지 제3 벽전하(e1, e2, e3)가 적층된다. 이때, 제1 및 제3 벽전하들(e1, e3)은 상기 음전하들이 적층된 것이고, 제2 벽전하(e2)는 상기 양전하들이 적층된 것이다.

<128> 계속해서, 제2 전극(E2)에 상기한 바와 같이 소정의 펄스 전압을 인가한 다음, 제3 전극(E3)에 소정의 펄스 전압, 예컨대 +562.5V를 인가한다. 이에 따라 방전은 전면 및 후면 패들사이의 전 공간에서 일어나게 된다. 이와 같이 제3 전극(E3)에 양의 펄스 전압이 인가되면서 유전층(200) 상의 벽전하 분포는 도 16에 도시한 바와 같이 된다.

<129> 구체적으로, 도 16을 참조하면, 제2 및 제3 전극(E2, E3)에 대응되는 유전층(200) 상에 상당량의 제2 및 제3 벽전하들(e2, e3)이 존재하지만, 제1 전극(E1)에 대응되는 유전층(200) 상에는 미량의 제1 벽전하(e1) 만이 존재한다. 이때, 제2 및 제3 벽전하들(e2, e3)은 각각 양전하들 및 음전하들이 적층된 것이다.

- <130> 제3 전극(E3)에 상기한 바와 같이 펄스 전압을 인가한 다음, $10\mu s$ 정도 시간이 지난 시점에서 제2 전극(E2)에 다시 소정의 펄스 전압을 인가한다. 이때, 상기 소정의 펄스 전압은 제2 벽전하(e2)와 동일한 극성을 갖는 펄스 전압으로써, 예컨대 +562.5V를 인가한다. 이와 같은 펄스 전압 인가로 인해, 음전하들은 제2 전극을 향하고, 양전하들은 제1 및 제3 전극(E1, E3)을 향하게 된다. 이렇게 해서 유전층(200) 표면의 벽전하 분포는 도 17에 도시한 바와 같이 된다.
- <131> 구체적으로, 도 17을 참조하면, 제1 및 제2 전극(E1, E2)에 대응되는 유전층(200) 상에는 상당량의 제1 및 제2 벽전하들(e1, e2)이 존재하지만, 제3 전극(E3)에 대응되는 유전층(200) 상에는 소량의 제3 벽전하(e3)만이 존재한다.
- <132> 제2 전극(E2)에 상기한 바와 같이 양의 펄스 전압을 인가한 후, 제1 전극(E1)에 제1 벽전하(e1)와 반대되는 극성을 갖는 소정의 펄스 전압, 예컨대 -562.5V를 μs 동안 인가한다. 이러한 펄스전압 인가를 통해서 유전층(200) 상의 벽전하 분포는 상기 방전 시퀀스의 초기 상태, 곧 도 14에 도시한 바와 같은 분포 상태로 된다.
- <133> 상술한 바와 같이 3개의 전극들로 구성된 전극군에 순차적으로 소정의 펄스 전압을 인가하는 구동 방식은 상기 전극군을 구성하는 전극들의 수가 4개 이상인 경우에도 적용할 수 있는데, 이때는 벽전하와 공간전하를 최대한 활용할 수 있도록 방전 시퀀스를 설정하는 것이 바람직하다.
- <134> 상술한 플랫 램프의 구동방법들 도 18 및 도 19에 도시한 바와 같이 요약할 수 있다. 도 18은 도 3에 도시한 본 발명의 제1 실시예에 의한 플랫 램프의 제1 전극군(66)처럼 하부 패널에 3개의 전극들로 구성된 전극군이 구비된 플랫 램프에 대한 구동방법(이하, 제1 구동방법이라 한다)을 요약한 것이고, 도 19는 도 4에 도시한 본 발명의 제2 실시예에 의한 플랫 램프의

제2 전극군(82)처럼 하부패널에 4개의 전극들로 구성된 전극군이 구비된 플랫 램프에 대한 구동방법(이하, 제2 구동방법이라 한다)을 요약한 것이다.

<135> 도 3 또는 도 4와 함께 도 18을 참조하면서 상기 제1 구동방법을 설명한다.

<136> 구체적으로, 상기 제1 구동방법의 제1 단계(S1)에서 제1 전극군(66)을 구성하는 제1 내지 제3 전극들(66a, 66b, 66c) 중에서 선택된 어느 하나에 이전 단계에서 인가된 전압에 의해 형성된 벽전하와 동일한 극성을 갖는 전압, 예를 들면 사각파형 펄스 전압 혹은 사인파형 펄스 전압을 인가한다. 상기 선택된 어느 하나의 전극은 세 전극들(66a, 66b, 66c)들 중 어느 것이나 될 수 있으나, 본 설명에서는 편의 상 제2 전극(66b)인 것으로 간주한다.

<137> 제2 단계(S2)에서는 제1 단계(S1)에서 제1 전극군(66)을 덮고 있는 제1 후면 유전층(60b) 표면에 새로 분포된 벽전하와 방전공간(64)에 존재하는 공간전하 분포를 고려하여 제3 전극(66c)에 제2 전극(66b)에 인가한 전압과 극성이 반대인 전압을 인가한다. 이와 같이 제3 전극(66c)에 전압이 인가된 후 제1 후면 유전층(60b) 표면의 벽전하 분포 및 방전 공간(64)의 공간전하 분포는 달라지게 된다.

<138> 제3 단계(S3)에서는 제2 단계(S2)의 벽전하 분포 및 공간전하 분포를 고려하여 제2 전극(66b)에 소정의 전압을 인가하는데, 바람직하게는 제2 단계(S2)에서 제3 전극(66c)에 인가한 전압과 동일한 극성을 갖는 전압을 인가한다. 이러한 전압 인가를 통해서 제1 후면 유전층(60b) 표면에서의 벽전하 분포 및 방전공간(64)의 공간전하 분포는 제2 단계(S2)의 벽전하 분포 및 공간전하 분포와 달라지게 된다.

- <139> 제4 단계(S4)에서는 제3 단계(S3)에서 형성된 벽전하 분포 및 공간전하 분포를 고려하여, 제1 전극(66a)에 소정의 전압을 인가한다. 바람직하게는 제1 전극(66a)에 제3 전극(66c)에 인가한 전압과 극성이 반대인 전압을 인가한다.
- <140> 이렇게 해서, 한번의 방전 시퀀스가 종료되고, 제1 후면 유전층(60b) 표면의 벽전하 분포 및 공간전하 분포 상태는 제1 단계(S1) 이전의 분포 상태로 된다.
- <141> 제5 단계(S5)는 제1 내지 제4 단계(S1 내지 S4)를 반복하는 단계이다.
- <142> 다음에는 도 5와 함께 도 19를 참조하면서 상기 제2 구동방법을 설명한다.
- <143> 구체적으로, 상기 제2 구동방법의 제1 단계(S11)는 제2 전극군(82)을 구성하는 제1 내지 제4 전극들(82a, 82b, 82c, 82d) 중 인접한 두 전극들을 선택하고, 상기 선택된 두 전극들에 전압, 예컨대 사각형파 또는 사인파형의 펄스 전압을 인가한다. 이렇게 해서 상기 선택된 두 전극들 사이에 방전이 일어나게 되고, 제2 후면 유전층(80b)의 상기 선택된 두 전극들에 대응되는 영역 상에 벽전하가 쌓이게 된다. 상기 선택된 두 전극들은 제1 내지 제4 전극들(82a, 82b, 82c, 82d) 중 임의의 인접한 두 전극들, 예컨대 제1 및 제2 전극들(82a, 82b), 제2 및 제3 전극들(82b, 82c), 제3 및 제4 전극들(82c, 82d)이 될 수 있지만, 본 설명에서는 편의 상 제1 및 제2 전극들(82a, 82b)인 것으로 간주한다.
- <144> 상기 제2 구동방법의 제2 단계(S12)는 제2 전극군(82)의 제2 전극(82b)에 소정의 전압을 인가하는 단계이다. 이때, 제1 단계(S11)에서 형성된 상기 벽전하를 고려하여 제2 전극(82b)에는 상기 벽전하와 극성이 반대인 전압을 인가한다. 이러한 전압인가에 따라 제2 후면 유전층(80b) 표면의 벽전하 분포와 방전공간(64)의 공간전하 분포는 달라지게 된다.

- <145> 제3 단계(S13)는 이러한 벽전하 분포 및 공간전하 분포를 고려하여 제3 전극(82c)에 소정의 전압을 인가하는 단계이다. 바람직하게는 제2 전극(82b)에 인가된 전압과 극성이 반대인 전압을 제3 전극(82c)에 인가한다. 이에 따라, 제2 후면 유전층(80b) 표면의 벽전하 분포 및 방전공간(64)의 공간전하 분포는 다시 변화하게 된다.
- <146> 제4 단계(S14)는 제4 전극(82d)에 소정의 전압을 인가하는 단계로써, 바람직하게는 제3 단계(S13)에서 형성된 벽전하 분포 및 공간전하 분포를 고려하여 제3 전극(82c)에 인가된 전압과 극성이 반대인 전압을 제4 전극(82d)에 인가한다.
- <147> 제5 단계(S15)는 다시 제3 전극(82c)에 소정의 전압을 인가하는 단계로써, 바람직하게는 이전 단계의 벽전하 분포 및 공간전하 분포를 고려하여 제4 전극(82d)에 인가한 전압과 극성이 반대인 전압을 인가한다. 이에 따라, 제2 후면 유전층(80b) 표면의 벽전하 분포 및 방전공간(64)의 공간전하 분포는 달라지게 된다.
- <148> 제6 단계(S16)는 다시 제2 전극(82b)에 소정의 전압을 인가하는 단계로써, 바람직하게는 제5 단계(S15)의 벽전하 분포 및 공간전하 분포를 고려하여 제5 단계(S15)에서 제3 전극(82c)에 인가한 전압과 극성이 반대인 전압을 제2 전극(82b)에 인가한다. 이렇게 해서 한번의 방전 시퀀스가 종료되고, 제2 후면 유전층(80b)의 벽전하 분포 및 방전공간(64)의 공간전하 분포 상태는 제1 단계(S11)이전의 상태로 된다.
- <149> 제7 단계(S17)는 상기 방전 시퀀스를 반복하는 단계로써, 제1 내지 제6 단계(S16)를 반복한다.
- <150> 상기한 설명에서 많은 사항이 구체적으로 기재되어 있으나, 그들은 발명의 범위를 한정하는 것이라기보다, 바람직한 실시예의 예시로서 해석되어야 한다. 예들 들어 본 발명이 속하

는 기술 분야에서 통상의 지식을 가진 자라면, 본 발명의 제1 내지 제4 실시예에 의한 플랫폼 램프에서 제1 또는 제2 전극군(66, 82)을 구성하는 전극들이나 제1 또는 제2 전극조를 이루는 전극들의 기본 형태를 스트라이프 형태로 하되, 각 전극들의 모양은 다르게 할 수 있을 것이다. 예를 들면, 각 전극들을 물결형태로 구성하던지 톱니 형태로 구성할 수도 있고, 각 전극들을 따라 틱을 형성할 수도 있을 것이다. 또 제1 및 제2 전극군(66, 82)을 구성하는 전극들의 구성함에 있어 전극군사이의 간격보다는 좁게 하되, 상기 전극들 중 어느 한 전극과 나머지 전극들 사이의 간격을 상기 나머지 전극들사이의 간격과 다르게 할 수도 있을 것이다. 곧, 제1 및 제2 실시예에서 전극군을 구성하는 전극들의 간격을 동일하게 하였으나, 상기 전극들간의 간격을 다르게 할 수 있다. 때문에 본 발명의 범위는 설명된 실시예에 의하여 정하여 질 것이 아니고 특허 청구범위에 기재된 기술적 사상에 의해 정하여져야 한다.

【발명의 효과】

<151> 상술한 바와 같이, 본 발명에 의한 플랫폼 램프에서 후면 패널에 구비된 복수의 전극군들은 각각 적어도 3개의 전극들로 구성된다. 본 발명은 이러한 플랫폼 램프를 구동함에 있어 가스 압력이나 전극들사이의 간격은 종래와 대등하게 유지하기 때문에 발광효율이 저하되는 것을 방지할 수 있다. 그리고 전극들에 전압을 인가함에 있어 이전 단계의 벽전하 분포 및 공간전하 분포를 고려해서 순차적으로 인가함과 동시에 전압의 극성 또한 적절히 선택하기 때문에 방전 전압도 낮출 수 있다.

【특허청구범위】**【청구항 1】**

전면패널 및 후면패널이 일정간격으로 밀봉 접합되어 있고, 상기 전면 및 후면패널사이
에 간격유지 및 방전공간을 확보하기 위한 스페이서가 구비되어 있으며, 상기 방전공간에 소정
의 방전가스가 존재하고, 상기 전면 및 후면 패널들 중 적어도 어느 한 쪽의 내면에 형광층이
도포된 플랫 램프에 있어서,

상기 후면 패널에 적어도 3개의 전극들로 구성된 전극군이 복수개 구비된 것을 특징으로
하는 플랫 램프.

【청구항 2】

제 1 항에 있어서, 상기 후면 패널은

상기 전극군이 구비되는 후면 유리기판;

상기 전극군을 덮도록 상기 후면 유리기판 상에 형성된 유전층; 및

상기 유전층 상에 도포된 형광층으로 구성된 것을 특징으로 하는 플랫 램프.

【청구항 3】

제 1 항 또는 제 2 항에 있어서, 상기 전면 패널은

전면 유리기판;

상기 전면 유리기판의 이면에 형성된 유전층; 및

상기 유전층이면에 도포된 형광층으로 구성된 것을 특징으로 하는 플랫 램프.

【청구항 4】

제 1 항 또는 제 2 항에 있어서, 상기 형광층은 상기 전면 패널의 내면에 도포된 것을 특징으로 하는 플랫 램프.

【청구항 5】

제 1 항에 있어서, 상기 전면 패널에 복수의 전극들이 구비되어 있되,
적어도 한 개의 전극이 상기 전극군 한 개와 대응되도록 구비된 것을 특징으로 하는 플랫 램프.

【청구항 6】

제 5 항에 있어서, 상기 전면 패널은
전면 유리기판;
상기 전면 유리기판 이면에 구비된 상기 복수의 전극들;
상기 전면 유리기판의 이면에 상기 복수의 전극들을 덮도록 형성된 유전층; 및
상기 유전층 이면에 도포된 형광층으로 구성된 것을 특징으로 하는 플랫 램프.

【청구항 7】

제 5 항에 있어서, 상기 형광층은 상기 전면 패널 내면에 도포된 것을 특징으로 하는 플랫 램프.

【청구항 8】

제 5 항에 있어서, 상기 형광층은 상기 후면 패널의 내면에 도포된 것을 특징으로 하는 플랫 램프.

【청구항 9】

제 1 항에 있어서, 상기 전극군을 구성하는 전극들은 전체적으로 스트라이프 형태로 배열되어 있되, 각 전극은 직선형, 사인형, 톱니파형 또는 사각파형인 것을 특징으로 하는 플랫폼 램프.

【청구항 10】

제 1 항에 있어서, 상기 전극군을 구성하는 전극들 중 선택된 어느 하나의 전극과 이에 이웃한 전극사이의 간격은 선택되지 않은 나머지 전극들사이의 간격과 다른 것을 특징으로 하는 플랫폼 램프.

【청구항 11】

전면패널 및 후면패널이 일정간격으로 밀봉 접합되어 있고, 상기 전면 및 후면패널사이 에 간격유지 및 방전공간을 확보하기 위한 스페이서가 구비되어 있으며, 상기 방전공간에 소정의 방전가스가 존재하고, 상기 전면 및 후면 패널들 중 적어도 어느 한 쪽의 상기 방전공간에 노출된 표면에 형광층이 도포된 플랫폼 램프에 있어서,

상기 후면 및 전면 패널에 각각 복수의 전극들이 배열되어 있되,

상기 전극들은 상기 후면 패널에 배열된 전극과 상기 전면 패널에 배열된 전극을 포함하여 적어도 3개의 전극들이 하나의 전극조를 형성하도록 배열된 것을 특징으로 하는 플랫폼 램프.

【청구항 12】

제 11 항에 있어서, 상기 하나의 전극조는 상기 후면 패널에 배열된 전극들 중 선택된 적어도 두 개의 전극들과 이에 대응되는 적어도 하나 이상의 상기 전면 패널에 배열된 전극으로 구성된 것을 특징으로 하는 플랫폼 램프.

【청구항 13】

제 11 항에 있어서, 상기 하나의 전극조는 상기 전면 패널에 배열된 전극들 중 선택된 적어도 두 개의 전극들과 이에 대응되는 적어도 하나 이상의 상기 후면 패널에 배열된 전극으로 구성된 것을 특징으로 하는 플랫 램프.

【청구항 14】

제 11 항, 제 12 항 또는 제 13 항에 있어서, 상기 후면 패널은 후면 유리기판, 유전층 및 형광층이 순차적으로 적층되어 구성된 것이되, 상기 후면 유리기판 상에 상기 후면 패널에 배열된 복수의 전극들이 구비되어 있고, 상기 유전층은 이러한 전극들을 덮도록 형성된 것을 특징으로 하는 플랫 램프.

【청구항 15】

제 11 항, 제 12 항 또는 제 13 항에 있어서, 상기 전면 패널은 전면 유리기판; 상기 전면 유리기판의 이면에 형성된 유전층; 및 상기 유전층이면에 도포된 형광층으로 구성된 것이되, 상기 전면 유리기판과 상기 유전층사이에 상기 전면 패널에 배열된 복수의 전극들이 구비된 것을 특징으로 하는 플랫 램프.

【청구항 16】

제 13 항에 있어서, 상기 전면 패널은 전면 유리기판; 및

상기 전면 유리기관의 이면에 형성된 유전층으로 구성된 것이되,

상기 전면 유리기관과 상기 유전층사이에 상기 전면 패널에 배열된 복수의 전극들이 구비된 것을 특징으로 하는 플랫 램프.

【청구항 17】

제 11 항에 있어서, 상기 복수의 전극들은 전체적으로 스트라이프 형태로 배열되어 있되,

상기 전면 및 후면 패널 중 적어도 어느 한 쪽에 배열된 전극들은 각각 직선형, 사인형, 톱니파형 또는 사각파형인 것을 특징으로 하는 플랫 램프.

【청구항 18】

전면패널 및 후면패널이 일정간격으로 밀봉 접합되어 있고, 상기 전면 및 후면패널사이에 간격유지 및 방전공간을 확보하기 위한 스페이서가 구비되어 있으며, 상기 방전공간에 소정의 방전가스가 존재하고, 상기 전면 및 후면 패널들 중 적어도 어느 한 쪽의 내면에 형광층이 도포되어 있으며, 상기 후면 패널에 제1 내지 제3 전극들로 구성된 전극군이 복수개 구비되어 있는 플랫 램프의 구동방법에 있어서,

상기 세 전극들 중 제1 선택된 전극에 이전에 형성된 벽전하 및 공간전하 분포를 고려하여 제1 전압을 인가하는 제1 단계;

상기 세 전극들 중 상기 제1 선택된 전극과 이웃한 제2 선택된 전극에 상기 제1 전압인가에 따라 형성되는 벽전하 및 공간전하 분포를 고려하여 제2 전압을 인가하는 제2 단계;

상기 제2 전압의 인가에 따라 형성되는 벽전하 및 공간전하 분포를 고려하여 상기 제1 선택된 전극에 제3 전압을 인가하는 제3 단계; 및

상기 세 전극들 중 선택되지 않은 전극에 제4 전압을 인가하는 제4 단계를 포함하는 것을 특징으로 하는 플랫 램프 구동방법.

【청구항 19】

제 18 항에 있어서, 상기 제1 전압은 상기 이전에 형성된 벽전하와 극성이 동일한 전압인 것을 특징으로 하는 플랫 램프 구동방법.

【청구항 20】

제 19 항에 있어서, 상기 제2 전압은 상기 제1 전압과 극성이 반대인 전압인 것을 특징으로 하는 플랫 램프 구동방법.

【청구항 21】

제 20 항에 있어서, 상기 제3 전압은 상기 제2 전압과 극성이 동일한 전압인 것을 특징으로 하는 플랫 램프 구동방법.

【청구항 22】

제 21 항에 있어서, 상기 제4 전압은 상기 제3 전압과 극성이 반대인 전압인 것을 특징으로 하는 플랫 램프 구동방법.

【청구항 23】

제 19 항에 있어서, 상기 제1 및 제2 선택된 전극은 각각 상기 제2 및 제3 전극인 것을 특징으로 하는 플랫 램프 구동방법.

【청구항 24】

제 19 항에 있어서, 상기 제4 단계 이후, 상기 제1 내지 제4 단계를 반복하는 것을 특징으로 하는 플랫 램프 구동방법.

【청구항 25】

전면패널 및 후면패널이 일정간격으로 밀봉 접합되어 있고, 상기 전면 및 후면패널사이에 간격유지 및 방전공간을 확보하기 위한 스페이서가 구비되어 있으며, 상기 방전공간에 소정의 방전가스가 존재하고, 상기 전면 및 후면 패널들 중 적어도 어느 한 쪽의 내면에 형광층이 도포되어 있으며, 상기 후면 패널에 제1 내지 제4 전극들로 구성된 전극군이 복수개 구비되어 있는 플랫 램프의 구동방법에 있어서,

상기 네 전극들 중 인접한 제1 및 제2 선택된 전극들사이에 방전을 일으키는 제1 단계;

상기 방전에 의해 형성된 벽전하 및 공간전하 분포를 고려하여 상기 제2 선택된 전극에 제1 전압을 인가하는 제2 단계;

상기 제1 전압인가에 따라 형성되는 벽전하 및 공간전하 분포를 고려하여 상기 제2 선택된 전극에 인접한 제3 선택된 전극에 제2 전압을 인가하는 제3 단계;

상기 제1 내지 제3 선택된 전극을 제외한 나머지 한 전극에 상기 제2 전압인가에 따른 벽전하 및 공간전하 분포를 고려하여 제3 전압을 인가하는 제4 단계;

상기 제3 전압인가에 따른 벽전하 및 공간전하 분포를 고려하여 상기 제3 선택된 전극에 제4 전압을 인가하는 제5 단계; 및

상기 제4 전압인가에 따른 벽전하 및 공간전하 분포를 고려하여 상기 제2 선택된 전극에 제5 전압을 인가하는 제6 단계를 포함하는 것을 특징으로 하는 플랫 램프 구동방법.

【청구항 26】

제 25 항에 있어서, 상기 제1 전압은 상기 방전에 의해 형성된 벽전하와 극성이 동일한 전압인 것을 특징으로 하는 플랫 램프 구동방법.

【청구항 27】

제 26 항에 있어서, 상기 제2 전압은 상기 제1 전압과 극성이 반대인 전압인 것을 특징으로 하는 플랫 램프 구동방법.

【청구항 28】

제 27 항에 있어서, 상기 제3 전압은 상기 제2 전압과 극성이 반대인 전압인 것을 특징으로 하는 플랫 램프 구동방법.

【청구항 29】

제 28 항에 있어서, 상기 제4 전압은 상기 제3 전압과 극성이 동일한 전압인 것을 특징으로 하는 플랫 램프 구동방법.

【청구항 30】

제 29 항에 있어서, 상기 제5 전압은 상기 제4 전압과 극성이 반대인 전압인 것을 특징으로 하는 플랫 램프 구동방법.

【청구항 31】

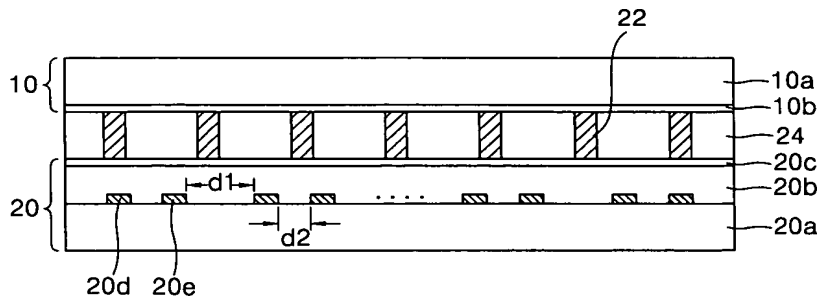
제 25 항에 있어서, 상기 제6 단계 이후, 상기 제1 내지 제6 단계를 반복하는 것을 특징으로 하는 플랫 램프 구동방법.

【청구항 32】

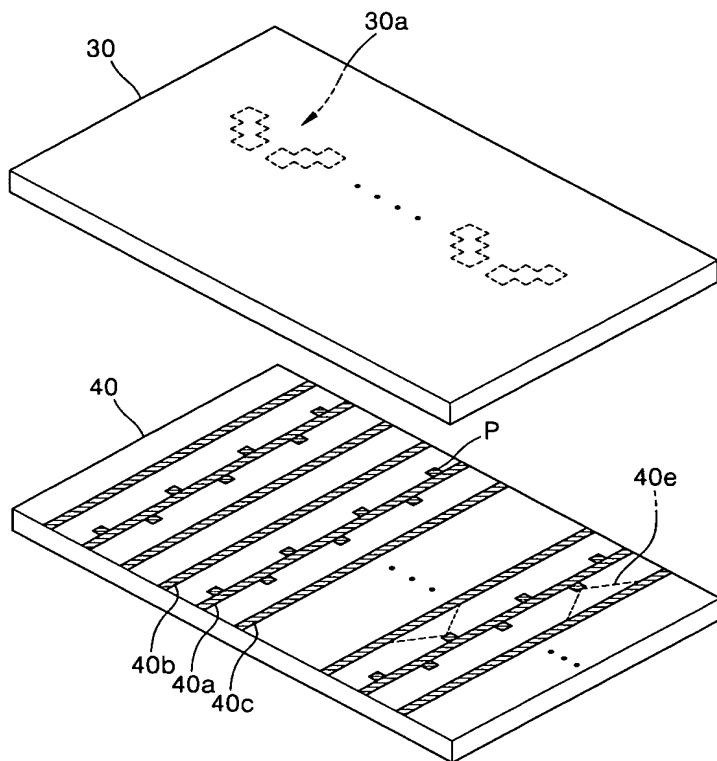
제 25 항에 있어서, 상기 제1 내지 제5 전압은 크기가 동일한 전압인 것을 특징으로 하는 플랫 램프 구동방법.

【도면】

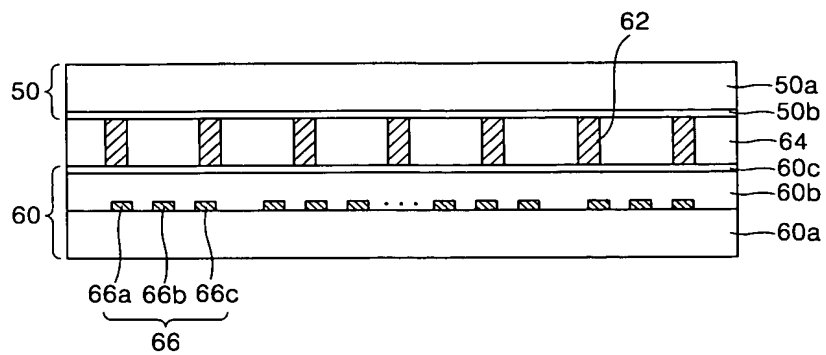
【도 1】



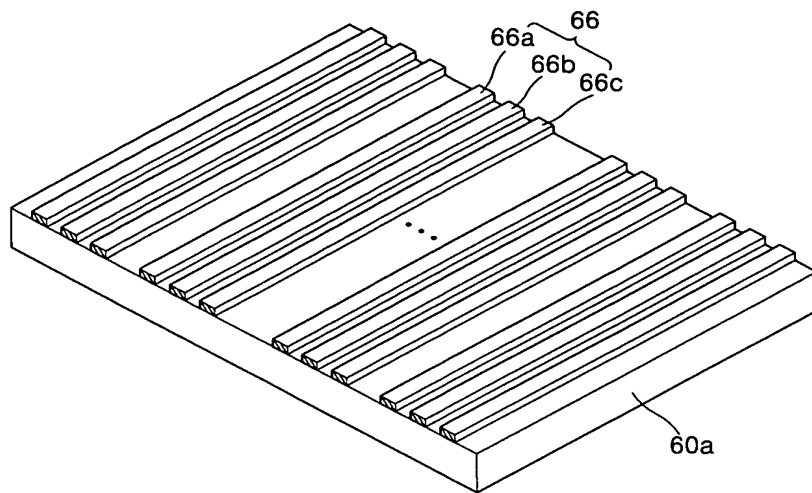
【도 2】



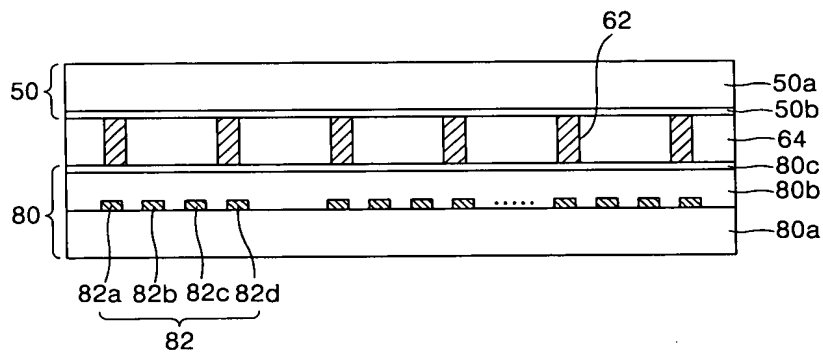
【도 3】



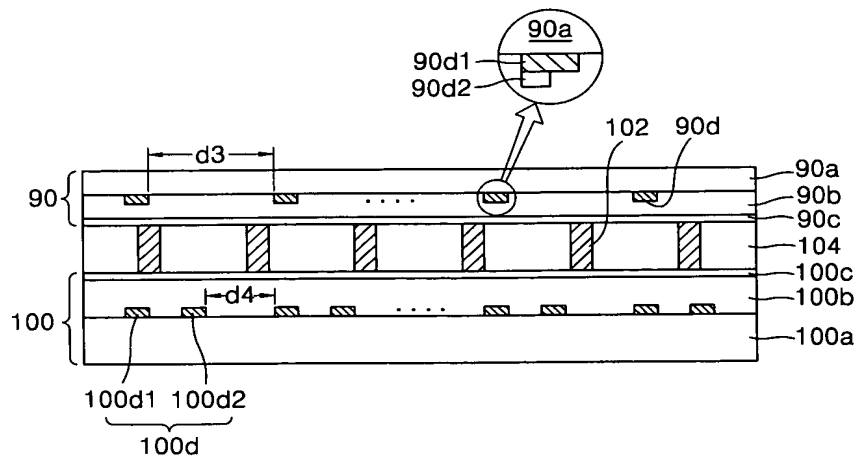
【도 4】



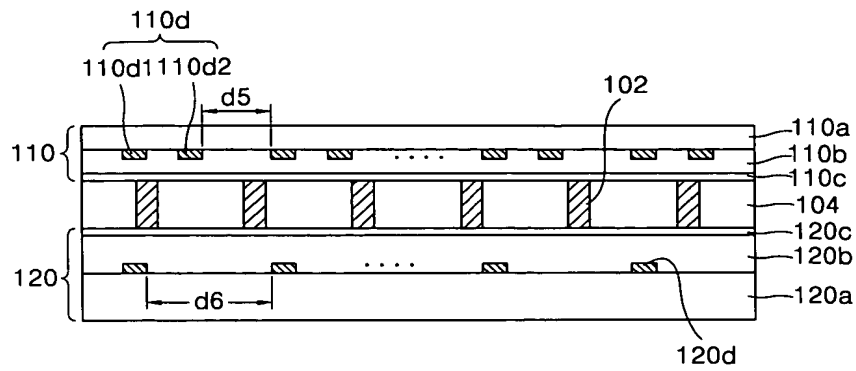
【도 5】



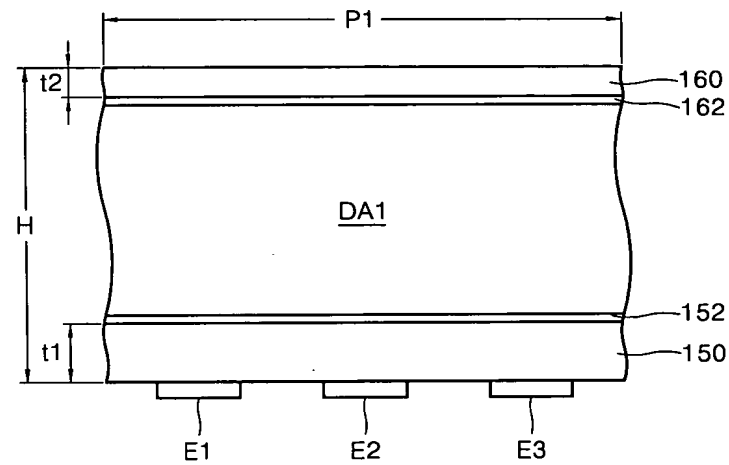
【도 6】



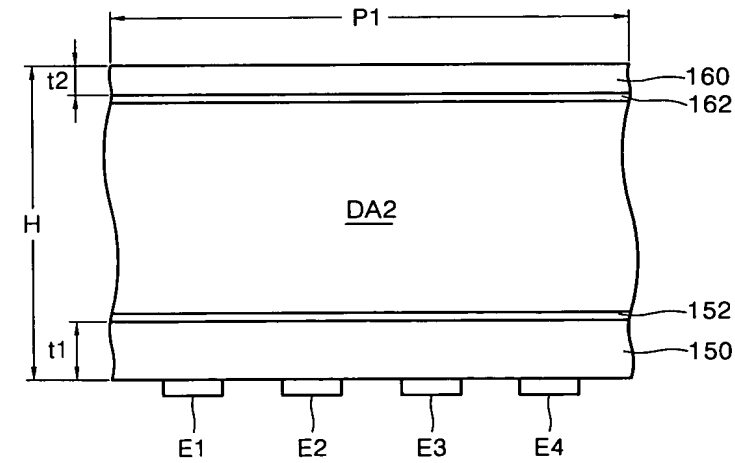
【도 7】



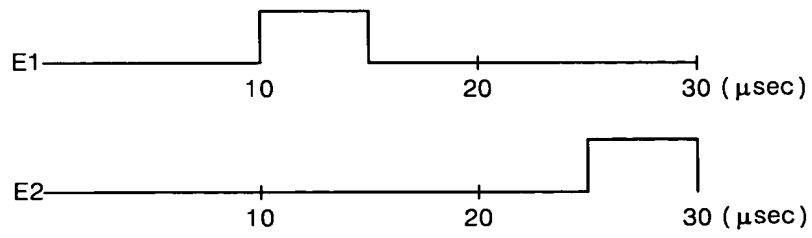
【도 8】



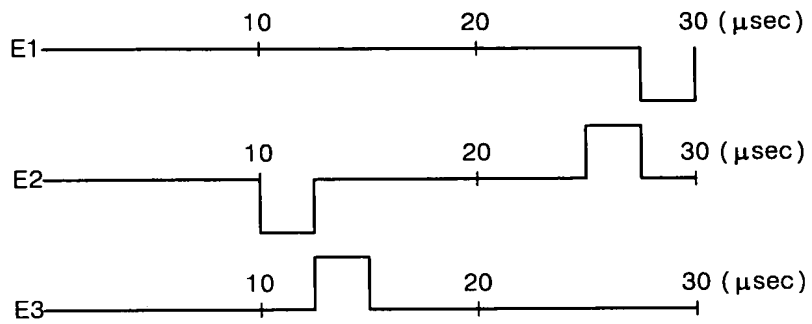
【도 9】



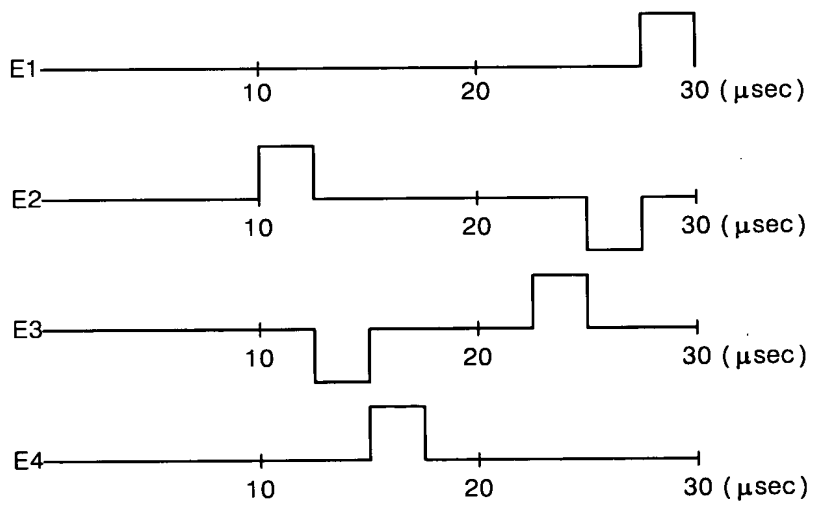
【도 10】



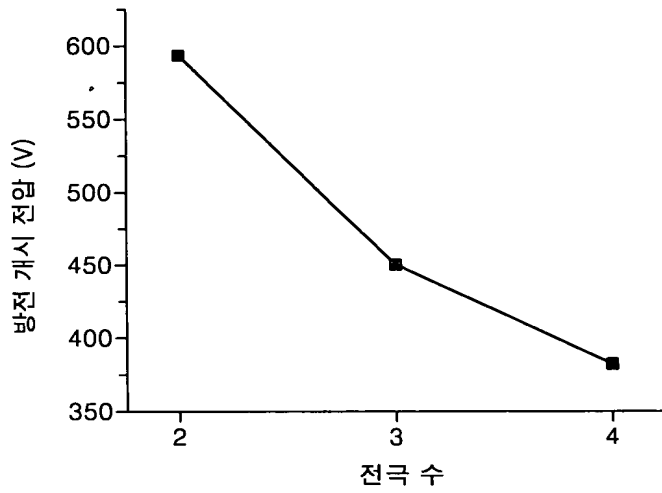
【도 11】



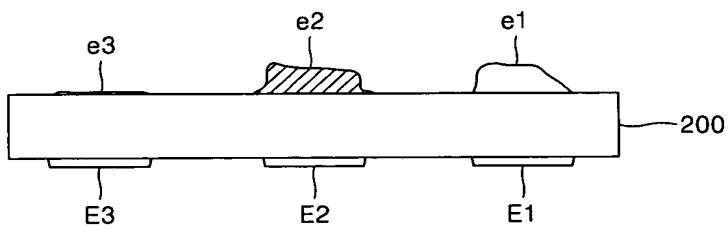
【도 12】



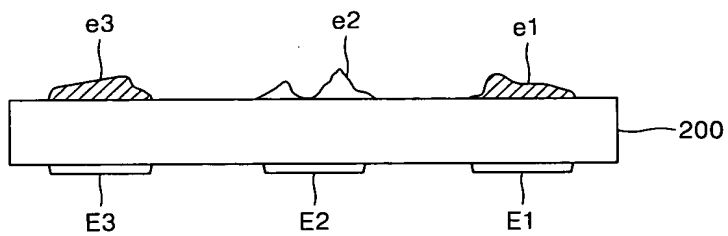
【도 13】



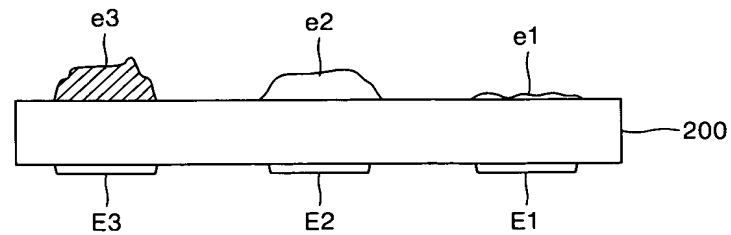
【도 14】



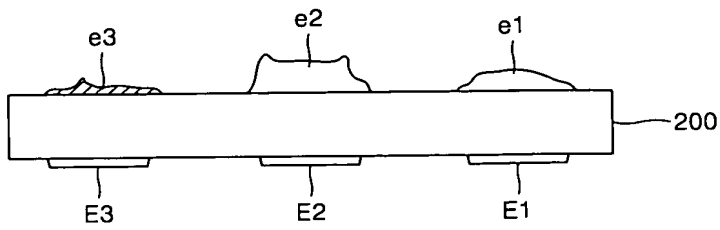
【도 15】



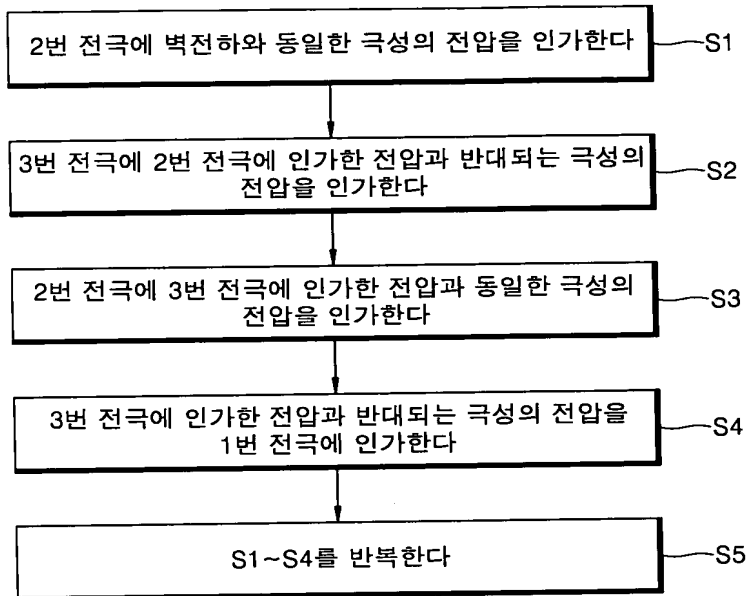
【도 16】



【도 17】



【도 18】



【도 19】

